

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000323944 A**

(43) Date of publication of application: **24.11.00**

(51) Int. Cl.

H03G 3/20

(21) Application number: **11129182**

(71) Applicant: **SHARP CORP**

(22) Date of filing: **10.05.99**

(72) Inventor: **TANBA NORIYUKI**

(54) **HIGH FREQUENCY GAIN VARIABLE AMPLIFIER**

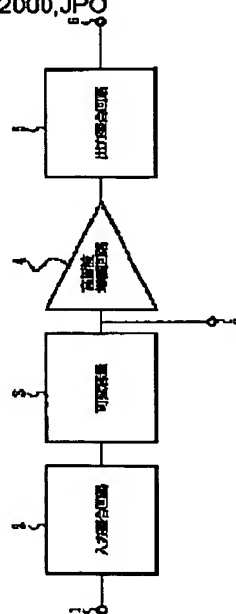
(57) Abstract:

PROBLEM TO BE SOLVED: To amplify a signal in a liner form and to continuously change the gain of a circuit without changing Input Impedance even if the gain is controlled in accordance with the size of input power.

SOLUTION: Gain control voltage applied to a gain control terminal 7 changes for controlling the gain of a high frequency amplifying circuit 4 with the size of the power of a high frequency signal inputted from an input terminal 1. The input impedance of the high frequency amplifying circuit 4 changes with the change and capacitance between a gate and a source increases/ decreases in a MOSFET. The capacitance of variable capacitor 3 installed between an input matching circuit 2 and the high frequency amplifying circuit 4 changes in accordance with gain control voltage and the increase/decrease of the capacitance in the high frequency amplifying circuit is canceled. Thus, the impedance of a high frequency gain variable

amplifier 31, which is obtained by viewing an inner side from the input terminal 1, can be held to be constant.

COPYRIGHT: (C)2000,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-323944
(P2000-323944A)

(43)公開日 平成12年11月24日 (2000. 11. 24)

(51)Int.Cl.⁷

H 0 3 G 3/20

識別記号

F I

H 0 3 G 3/20

テームト* (参考)

C 5 J 1 0 0

審査請求 未請求 請求項の数3 O L (全 8 頁)

(21)出願番号

特願平11-129182

(22)出願日

平成11年 5 月10日 (1999. 5. 10)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 丹波 憲之

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100080034

弁理士 原 謙三

Fターム (参考) 5J100 AA17 BA02 BB02 BB12 BC02

BC07 CA02 CA08 CA20 DA06

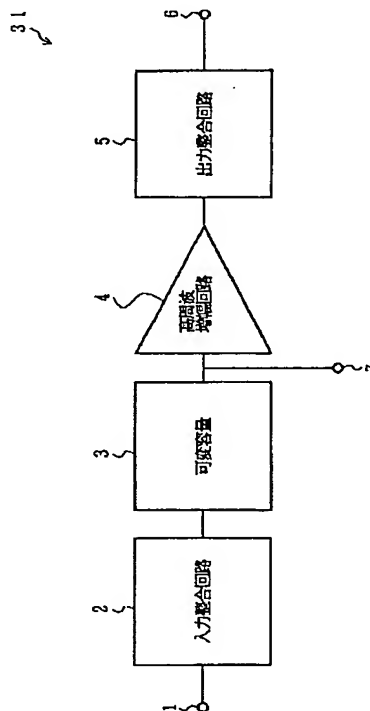
FA02 JA01 QA04 SA02

(54)【発明の名称】 高周波利得可変増幅器

(57)【要約】

【課題】 入力電力の大小に応じて利得制御を行っても、入力インピーダンスを変化させることなく、信号を線形に増幅し、かつ回路の利得を連続的に変化させることができる高周波利得可変増幅器を提供する。

【解決手段】 入力端子1から入力された高周波信号の電力の大きさによって、高周波増幅回路4の利得を制御するために利得制御端子7に印加される利得制御電圧が変化する。この変化に伴って高周波増幅回路4の入力インピーダンスが変化し、MOSFETなどではゲート・ソース間の容量値が増減する。入力整合回路2と高周波増幅回路4との間に設けた可変容量3は、利得制御電圧に応じて容量が変化し、高周波増幅回路における容量値の増減分を相殺するようになっている。これにより、入力端子1から内部側を見た高周波利得可変増幅器31のインピーダンスを一定に保つ。



【特許請求の範囲】

【請求項 1】高周波入力信号の大小に応じて利得が制御される高周波増幅回路と、上記高周波増幅回路よりも前段に設けられ入力インピーダンスを所定値にする入力整合回路とを有する高周波利得可変増幅器において、上記高周波増幅回路と上記入力整合回路との間に、上記高周波増幅回路の利得を制御する利得制御電圧の大きさに応じて上記高周波増幅回路の入力インピーダンスの増減を相殺するインピーダンス調整素子が設けられていることを特徴とする高周波利得可変増幅器。

【請求項 2】上記高周波増幅回路は電界効果型トランジスタであり、上記インピーダンス調整素子は、上記電界効果型トランジスタのゲートと上記入力整合回路との間の信号ラインに直列に挿入され、上記電界効果型トランジスタのゲートに印加される上記利得制御電圧の大きさに応じて容量値が変化して上記電界効果型トランジスタの容量値の増減を相殺する MOS 容量であることを特徴とする請求項 1 に記載の高周波利得可変増幅器。

【請求項 3】上記高周波増幅回路は電界効果型トランジスタであり、上記インピーダンス調整素子は、上記電界効果型トランジスタのゲートと上記入力整合回路との間の信号ラインに並列に挿入され、上記電界効果型トランジスタのゲートに印加される上記利得制御電圧の大きさに応じて容量値が変化して上記電界効果型トランジスタの容量値の増減を相殺する MOS 容量であることを特徴とする請求項 1 に記載の高周波利得可変増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は信号増幅に線形性が必要とされる携帯無線電話機等で使用される高周波増幅回路の利得を制御する高周波利得可変増幅器に関するものである。

【0002】

【従来の技術】携帯用無線電話機等の受信機では、まず高周波増幅回路において受信アンテナからの入力信号を増幅し、後段の混合回路等へ高周波信号を出力するが、受信機に大信号が入力された場合、高周波増幅回路で増幅された高周波信号をそのままのレベルで後段回路へ出力すると、後段回路が飽和して信号増幅の線形性が損なわれる。逆に微小な高周波信号が入力された場合に一定の利得で増幅しただけでは充分なレベルの高周波信号が得られない。そこで従来から高周波増幅回路には高周波利得可変増幅の機能を持たせ、受信機への入力信号の大小に応じて高周波増幅回路の利得を制御するようにしている。

【0003】図 4 に、従来例としての高周波利得可変増幅器 51 の構成を示す。この例では高周波増幅回路として FET 20 を使用している。FET 20 は、入力端子 1 からゲートに入力された信号を、ソース接地かつドレインバイアス端子 13 からのバイアスで動作させること

により増幅し、ドレインから高周波の出力信号として取り出して出力端子 6 から後段に送る。なお、高周波回路においては各回路の入出力インピーダンスを 50 Ω にすることが求められており、そのために入力端子 1 と高周波増幅用の FET 20 のゲートとの間には、容量 8a・8b とインダクタ 9 とからなる入力整合回路 2 が接続されている。また、FET 20 のドレインと出力端子 6 との間には、容量 16・12c とインダクタ 14 とからなる出力整合回路 5 が接続されている。

【0004】抵抗 15 は FET 20 のゲートに入力される高周波信号に対するバイアス印加用の抵抗であり、これが接続される回路のインピーダンスに影響を与えないよう高いインピーダンスに設定されている。容量 12b はバイパスコンデンサであり、バイアス給電点を高周波的に接地するため、設計されている周波数において充分低いインピーダンスとなるように容量値が設定されている。

【0005】上記の高周波利得可変増幅器 51 では、入力端子 1 から入力される信号の大きさに応じて FET 20 のゲートに利得制御端子 7 から加える利得制御電圧の値を変化させ、最終的に出力端子 6 から後段へ送られる高周波信号のレベルを所定の値に保つようにしている。

【0006】また、図 5 に特開平 5-300040 号公報で開示された高周波利得可変増幅器 61 の構成を示す。この高周波利得可変増幅器 61 は、入力端子 1 から入力され、高周波増幅回路 21 で増幅された信号を、信号の減衰度が互いに異なる 2 つの信号伝送回路からスイッチ回路 22・26 によって選択した方に伝送して出力端子 6 から出力するようになっている。これらの信号伝送回路のうち一方は、減衰器 23 と出力整合回路 24 とからなり、他方は出力整合回路 25 からなっており、それぞれ 50 Ω に整合されている。上記高周波利得可変増幅器 61 は、スイッチ回路 22・26 に選択信号を入力してスイッチを切り換えることにより、高周波信号の利得制御を行っている。

【0007】

【発明が解決しようとする課題】携帯用無線電話機などの受信機では、放送局と受信局との相対的位置が刻々と変化するため、受信機に入力される信号のレベルの範囲は広くなり、従って高周波増幅回路からの高周波信号のレベルを所定の値に制御する高周波利得可変増幅回路における利得の可変幅も当然大きくなる。上記従来の前者の高周波利得可変増幅器 51 では、受信機への入力電力の大小に応じて利得制御端子 7 に印加される利得制御電圧が変化し、この変化に伴って増幅用の FET 20 の入力インピーダンスも変化する。一方、入力整合回路 2 を構成している容量 8a・8b およびインダクタ 9 といった受動素子は印加電圧によらず一定のインピーダンスである。

【0008】よって、入力端子 1 から見た高周波利得可

変増幅器 51 のインピーダンスが変化して電圧定在波比が悪化してしまうという問題がある。高周波利得可変増幅器 51 の前段に使用されているフィルタなどの回路は、入出力インピーダンスが $50\ \Omega$ で接続されることを前提に設計されており、高周波利得可変増幅器 51 の入力インピーダンスが $50\ \Omega$ からずれた場合には所定の特性を満足しない。

【0009】従来の後者の高周波利得可変増幅器 61 では、高周波増幅回路に上述したような利得制御電圧を用いないため回路インピーダンスは変化しないものの、信号伝送回路を選択する構成であるので、利得制御が不連続になる。また、高周波増幅回路 21 で信号増幅を行った後、後段の回路で信号を減衰させるので、高周波増幅回路 21 が飽和し、信号の線形性が損なわれるといった問題点があった。

【0010】本発明は、上記の問題点を解決するためになされたもので、その目的は、入力電力の大小に応じて利得制御を行っても、入力インピーダンスを変化させることなく、信号を線形に増幅し、かつ回路の利得を連続的に変化させることができる高周波利得可変増幅器を提供することにある。

【0011】

【課題を解決するための手段】請求項 1 に係る発明の高周波利得可変増幅器は、上記の課題を解決するために、高周波入力信号の大小に応じて利得が制御される高周波増幅回路と、上記高周波増幅回路よりも前段に設けられ入力インピーダンスを所定値にする入力整合回路とを有する高周波利得可変増幅器において、上記高周波増幅回路と上記入力整合回路との間に、上記高周波増幅回路の利得を制御する利得制御電圧の大きさに応じて上記高周波増幅回路の入力インピーダンスの増減を相殺するインピーダンス調整素子が設けられていることを特徴としている。

【0012】上記の発明によれば、受信機などに用いられる高周波増幅回路は高周波入力信号の大小に応じて変化する利得制御電圧により入力インピーダンスが増減するため、それよりも前段にある入力整合回路との間にインピーダンス調整素子を設ける。インピーダンス調整素子は、高周波増幅回路の入力インピーダンスが増加した場合にはその増加分だけ所定値より減少させたインピーダンスを付加し、高周波増幅回路の入力インピーダンスが減少した場合にはその減少分だけ所定値より増加させたインピーダンスを付加するものであり、例えば可変容量素子などからなる。

【0013】これにより、入力整合回路から高周波増幅回路側を見たインピーダンスは一定になる。従って、高周波利得可変増幅器全体の入力インピーダンスは、利得制御電圧が変化して高周波増幅回路の入力インピーダンスが増減したとしても一定に保たれる。また、従来のようにインピーダンス調整の手間を省くために、高周波増

幅回路において一律の利得で増幅してから減衰度ごとに信号ラインを選択するような方法をとる必要がないので、増幅時の線形性および利得変化の連続性を犠牲にせずともすむ。以上により、入力電力の大小に応じて利得制御を行ったとしても、入力インピーダンスを変化させることなく、線形性を保ったまま連続的な利得変化を得ることができる。

【0014】請求項 2 に係る発明の高周波利得可変増幅器は、上記の課題を解決するために、請求項 1 に記載の高周波利得可変増幅器において、上記高周波増幅回路は電界効果型トランジスタであり、上記インピーダンス調整素子は、上記電界効果型トランジスタのゲートと上記入力整合回路との間の信号ラインに直列に挿入され、上記電界効果型トランジスタのゲートに印加される上記利得制御電圧の大きさに応じて容量値が変化して上記電界効果型トランジスタの容量値の増減を相殺する MOS 容量であることを特徴としている。

【0015】上記の発明によれば、高周波増幅回路を電界効果型トランジスタとしたときに、そのゲートに印加される利得制御電圧の大きさによるゲート・ソース間などにおける容量値の増減を、該ゲートと入力整合回路との間に直列に挿入した MOS 容量の容量値の変化で相殺する。

【0016】例えば電界効果型トランジスタをソース接地で用いた場合、入力電力が大きくなると電界効果型トランジスタの利得を減少させるために利得制御電圧を低下させるが、その際ゲート・ソース間容量が小さくなる。そこで、ゲートと入力整合回路との間に、金属側が正バイアスとなるように、また半導体基板側がゲートに接続されるように MOS 容量を直列に挿入すると、利得制御電圧の低下に伴って半導体基板側の電位が低下して MOS 容量の容量値が増加するので、インピーダンスの増減を相殺することによって入力整合回路から電界効果型トランジスタ側を見た入力インピーダンスを一定にすることができる。入力電力が小さくなるときには上記と逆の動作となり、同様に入力整合回路から電界効果型トランジスタ側を見た入力インピーダンスを一定にすることができる。

【0017】このように、利得制御電圧の大きさに応じて容量が変化する電界効果型トランジスタのような高周波増幅回路に対しては、MOS 容量という簡単な構成の素子を用いるだけで入力インピーダンスの変化を相殺することができる。

【0018】請求項 3 に係る発明の高周波利得可変増幅器は、上記の課題を解決するために、請求項 1 に記載の高周波利得可変増幅器において、上記高周波増幅回路は電界効果型トランジスタであり、上記インピーダンス調整素子は、上記電界効果型トランジスタのゲートと上記入力整合回路との間の信号ラインに並列に挿入され、上記電界効果型トランジスタのゲートに印加される上記利

得制御電圧の大きさに応じて容量値が変化して上記電界効果型トランジスタの容量値の増減を相殺するMOS容量であることを特徴としている。

【0019】上記の発明によれば、高周波増幅回路を電界効果型トランジスタとしたときに、そのゲートに印加される利得制御電圧の大きさによるゲート・ソース間などにおける容量値の増減を、該ゲートと入力整合回路との間に並列に挿入したMOS容量の容量値の変化で相殺する。

【0020】例えば電界効果型トランジスタをソース接地で用いた場合、入力電力が大きくなると電界効果型トランジスタの利得を減少させるために利得制御電圧を下げるが、その際ゲート・ソース間容量が小さくなる。そこで、ゲートと入力整合回路との間に、金属側が正バイアスとなるように、また半導体基板側がゲートに接続されるようにMOS容量を並列に挿入すると、利得制御電圧の低下に伴って半導体基板側の電位が低下してMOS容量の容量値が増加するので、インピーダンスの増減を相殺することによって入力整合回路から電界効果型トランジスタ側を見た入力インピーダンスを一定にすることができる。入力電力が小さくなるときには上記と逆の動作となり、同様に入力整合回路から電界効果型トランジスタ側を見た入力インピーダンスを一定にすることができる。

【0021】このように、利得制御電圧の大きさに応じて容量が変化する電界効果型トランジスタのような高周波増幅回路に対しては、MOS容量という簡単な構成の素子を用いるだけで入力インピーダンスの変化を相殺することができる。

【0022】

【発明の実施の形態】〔実施の形態1〕本発明の高周波利得可変増幅器における実施の一形態について図1および図2に基づいて説明すれば、以下の通りである。

【0023】図1に、本実施の形態の高周波利得可変増幅器31の構成を示す。高周波利得可変増幅器31は、入力端子1、入力整合回路2、可変容量3、高周波増幅回路4、出力整合回路5、出力端子6、および利得制御端子7から構成される。入力整合回路2と高周波増幅回路4との間に可変容量3が設けられていることが本実施の形態の特徴であって、入力端子1から入力された高周波信号の電力の大きさによって、高周波増幅回路4の利得を制御するために利得制御端子7に印加される利得制御電圧の変化に伴う高周波増幅回路4の入力インピーダンスの変化を相殺するようになっている。高周波増幅回路4で増幅された高周波信号は出力整合回路5を経て出力端子6から出力される。

【0024】図1の高周波利得可変増幅器31の構成を具体的に回路図で示したのが図2の高周波利得可変増幅器32である。入力整合回路2は、入力端子1からの信号ライン上に設けられた容量8aと、容量8aの後段側

から信号ラインと並列に設けられたインダクタ9と、インダクタ9と直列に設けられるとともに一端が接地された容量12aとからなる。入力整合回路2は、これら容量8a・12aおよびインダクタ9の合成インピーダンスにより、入力端子1の前段の回路と例えば50Ωでインピーダンス整合をとるようになっている。

【0025】インピーダンス調整素子としての可変容量3は金属/酸化膜/半導体基板接合を用いた容量素子であるN型のMOS (Metal Oxide Semiconductor) 容量10からなり、入力整合回路2と後述するMOSFET11のゲートとの間に、金属が入力整合回路2側に、また半導体基板側が該ゲート側に接続されるようにして直列に挿入されている。上記金属には入力整合回路2のインダクタ9と容量12aとの接続点に設けられた電圧印加端子18から正のバイアスが印加されるようになっている。

【0026】高周波増幅回路4はNチャンネル型のMOSFET (電界効果型トランジスタ) 11からなり、ゲートがMOS容量10に接続されるとともに、ソースは接地され、ドレインは出力整合回路5に接続されている。出力整合回路5は、MOSFET11のドレインから出力端子6に至る信号ライン上に設けられた容量16と、容量16の前段側から信号ラインと並列に設けられたインダクタ14と、インダクタ14と直列に設けられるとともに一端が接地された容量12cとからなる。出力整合回路5は、これら容量16・12cおよびインダクタ14の合成インピーダンスにより、出力端子6の後段の回路と例えば50Ωでインピーダンス整合をとるようになっている。また、インダクタ14と容量12cとの接続点にはドレインバイアス端子13が設けられ、MOSFET11のドレインに正のバイアスを印加するようになっている。

【0027】利得制御端子7は、バイアス印加用の抵抗17を介してMOSFET11のゲートに接続されており、さらに抵抗17の利得制御端子7側には、該ゲートを高周波的に接地するために一端が接地された容量12bが接続されている。なお、抵抗17は、入力整合回路2からMOSFET11側を見たときのインピーダンスが変化しないように非常に大きな値に設定されている。

【0028】上記の構成の高周波利得可変増幅器32において、入力端子1への入力電力が大きくなると、MOSFET11の利得を減少させるために利得制御端子7に印加する利得制御電圧を低下させる。その際、MOSFET11のゲート・ソース間容量が小さくなるので、MOSFET11の入力インピーダンスが変化する。ここで、MOSFET11のゲートと入力整合回路2との間に直列にMOS容量10が挿入されており、MOS容量10の金属が電圧印加端子18から正バイアスを印加されていることから、利得制御電圧が低下した場合にMOS容量10の半導体基板側の電位が低下して容量値が

増加する。

【0029】従って、MOS容量10のサイズを適切に選んでおけば、MOSFET11のゲート・ソース間容量の減少分をMOS容量10の容量値の増加分で相殺することができる。これにより、入力整合回路2からMOSFET11側を見たときのインピーダンスは一定に保たれ、すなわち高周波利得可変増幅器32の入力端子1から内部を見たときのインピーダンス（入力インピーダンス）が一定に保たれることになる。

【0030】一方、入力端子1への入力電力が小さくなると、MOSFET11の利得を増加させるために利得制御端子7に印加する利得制御電圧を上昇させる。その際、MOSFET11のゲート・ソース間容量が大きくなるので、MOSFET11の入力インピーダンスが変化する。この場合、利得制御電圧の上昇に伴ってMOS容量10の半導体基板側の電位が上昇するので、MOS容量10の容量値が減少する。

【0031】従って、MOS容量10のサイズを適切に選んでおけば、MOSFET11のゲート・ソース間容量の増加分をMOS容量10の容量値の減少分で相殺することができる。これにより、入力電力が大きくなる場合と同様に、高周波利得可変増幅器32の入力端子1から内部を見たときのインピーダンス（入力インピーダンス）は一定に保たれることになる。

【0032】以上のように、利得制御電圧の変化によってMOSFET11の入力インピーダンスが変化しても、MOS容量10という簡単な構成の素子を用いることでその変化分を相殺することができるため、高周波利得可変増幅器32の入力インピーダンスを利得制御電圧によらず容易に一定とすることができる。また、従来のようにインピーダンス調整の手間を省くために、高周波増幅回路において一律の利得で増幅してから減衰度ごとに信号ラインを選択するような方法をとる必要がないので、増幅時の線形性および利得変化の連続性を犠牲にしなくてもすむ。以上により、入力電力の大小に応じて利得制御を行ったとしても、入力インピーダンスを変化させることなく、線形性を保ったまま連続的な利得変化を得ることができる。

【0033】〔実施の形態2〕本発明の高周波利得可変増幅器における他の実施の形態について図3を用いて説明すれば、以下の通りである。なお、前記実施の形態1で述べた構成要素と同一の機能を有する構成要素については同一の符号を付し、その説明を省略する。

【0034】図3に、本実施の形態の高周波利得可変増幅器33の構成を示す。これは、実施の形態1と同様に、図1に示す構成の高周波利得可変増幅器31を具体的に示すものである。入力整合回路2は、入力端子1からの信号ライン上に設けられた容量8aおよびインダクタ9と、容量8aとインダクタ9との接続点から信号ラインと並列に設けられ一端が接地された容量19とから

なる。入力整合回路2は、これら容量8a・19およびインダクタ9の合成インピーダンスにより、入力端子1の前段の回路と例えば50Ωでインピーダンス整合をとるようになっている。

【0035】可変容量3は実施の形態1と同一のMOS容量10からなり、入力整合回路2とMOSFET11のゲートとの接続点に半導体基板側が接続されるように信号ラインに並列に挿入されている。そして、MOS容量10の金属側は一端が接地された容量12bに接続されており、その接続点に設けられた電圧印加端子18から正のバイアスが印加されるようになっている。高周波増幅回路4は実施の形態1と同様にMOSFET11からなり、出力整合回路5も実施の形態1と同様に容量16・12cおよびインダクタ14からなる。また、利得制御端子7は、入力整合回路2とMOSFET11のゲートとの接続点に抵抗17を介して設けられている。

【0036】上記の構成の高周波利得可変増幅器33において、入力端子1への入力電力が大きくなると、MOSFET11の利得を減少させるために利得制御端子7に印加する利得制御電圧を低下させる。その際、MOSFET11のゲート・ソース間容量が小さくなるので、MOSFET11の入力インピーダンスが変化する。ここで、MOSFET11のゲートと入力整合回路2との間に並列にMOS容量10が挿入されており、MOS容量10の金属が電圧印加端子18から正バイアスを印加されていることから、利得制御電圧が低下した場合にMOS容量10の半導体基板側の電位が低下して容量値が増加する。

【0037】従って、MOS容量10のサイズを適切に選んでおけば、MOSFET11のゲート・ソース間容量の減少分をMOS容量10の容量値の増加分で相殺することができる。これにより、入力整合回路2からMOSFET11側を見たときのインピーダンスは一定に保たれ、すなわち高周波利得可変増幅器33の入力端子1から内部を見たときのインピーダンス（入力インピーダンス）が一定に保たれることになる。

【0038】一方、入力端子1への入力電力が小さくなると、MOSFET11の利得を増加させるために利得制御端子7に印加する利得制御電圧を上昇させる。その際、MOSFET11のゲート・ソース間容量が大きくなるので、MOSFET11の入力インピーダンスが変化する。この場合、利得制御電圧の上昇に伴ってMOS容量10の半導体基板側の電位が上昇するので、MOS容量10の容量値が減少する。

【0039】従って、MOS容量10のサイズを適切に選んでおけば、MOSFET11のゲート・ソース間容量の増加分をMOS容量10の容量値の減少分で相殺することができる。これにより、入力電力が大きくなる場合と同様に、高周波利得可変増幅器33の入力端子1から内部を見たときのインピーダンス（入力インピーダン

ス) は一定に保たれることになる。

【0040】 以上のように、利得制御電圧の変化によって MOSFET 11 の入力インピーダンスが変化しても、MOS 容量 10 という簡単な構成の素子を用いることでその変化分を相殺することができるため、高周波利得可変増幅器 33 の入力インピーダンスを利得制御電圧によらず容易に一定とすることができる。また、従来のようにインピーダンス調整の手間を省くために、高周波増幅回路において一律の利得で増幅してから減衰度ごとに信号ラインを選択するような方法をとる必要がないので、増幅時の線形性および利得変化の連続性を犠牲にしなくてもすむ。以上により、入力電力の大小に応じて利得制御を行ったとしても、入力インピーダンスを変化させることなく、線形性を保ったまま連続的な利得変化を得ることができる。

【0041】

【発明の効果】 請求項 1 に係る発明の高周波利得可変増幅器は、以上のように、高周波増幅回路と入力整合回路との間に、高周波増幅回路の利得を制御する利得制御電圧の大きさに応じて高周波増幅回路の入力インピーダンスの増減を相殺するインピーダンス調整素子が設けられている構成である。

【0042】 それゆえ、高周波増幅回路の利得制御電圧が変化して高周波増幅回路の入力インピーダンスが増減したとしても、その増減分をインピーダンス調整素子のインピーダンスを変化させることにより相殺する。これにより、高周波利得可変増幅器の入力インピーダンスは一定に保たれる。また、高周波増幅回路において一律の利得で増幅してから減衰度ごとに信号ラインを選択するような方法をとる必要がないので、増幅時の線形性および利得変化の連続性を犠牲にしなくてもすむ。

【0043】 以上により、入力電力の大小に応じて利得制御を行ったとしても、入力インピーダンスを変化させることなく、線形性を保ったまま連続的な利得変化を得ることができるという効果を奏する。

【0044】 請求項 2 に係る発明の高周波利得可変増幅器は、以上のように、請求項 1 に記載の高周波利得可変増幅器において、高周波増幅回路は電界効果型トランジスタであり、インピーダンス調整素子は、電界効果型トランジスタのゲートと入力整合回路との間の信号ラインに直列に挿入され、電界効果型トランジスタのゲートに印加される利得制御電圧の大きさに応じて容量値が変化して電界効果型トランジスタの容量値の増減を相殺する MOS 容量である構成である。

【0045】 それゆえ、電界効果型トランジスタのゲートに印加される利得制御電圧が変化することによりゲート・ソース間などにおいて容量値が増減しても、該ゲートと入力整合回路との間に直列に挿入した MOS 容量の容量値の変化で相殺する。電界効果型トランジスタをソース接地で用いた場合、ゲート・ソース間容量が小さく

(大きく) なるような低い (高い) 利得制御電圧が印加されても、金属側に正バイアスを印加し、半導体基板側がゲートに接続されるように MOS 容量を直列に挿入しておけば MOS 容量の容量値が増加 (減少) するので、インピーダンスの増減を相殺することができる。

【0046】 このように、利得制御電圧の大きさに応じて容量が変化する電界効果型トランジスタのような高周波増幅回路に対しては、MOS 容量という簡単な構成の素子を用いるだけで入力インピーダンスの変化を相殺することができるという効果を奏する。

【0047】 請求項 3 に係る発明の高周波利得可変増幅器は、以上のように、請求項 1 に記載の高周波利得可変増幅器において、高周波増幅回路は電界効果型トランジスタであり、インピーダンス調整素子は、電界効果型トランジスタのゲートと入力整合回路との間の信号ラインに並列に挿入され、電界効果型トランジスタのゲートに印加される利得制御電圧の大きさに応じて容量値が変化して電界効果型トランジスタの容量値の増減を相殺する MOS 容量である構成である。

【0048】 それゆえ、電界効果型トランジスタのゲートに印加される利得制御電圧が変化することによりゲート・ソース間などにおいて容量値が増減しても、該ゲートと入力整合回路との間に並列に挿入した MOS 容量の容量値の変化で相殺する。電界効果型トランジスタをソース接地で用いた場合、ゲート・ソース間容量が小さく (大きく) なるような低い (高い) 利得制御電圧が印加されても、金属側に正バイアスを印加し、半導体基板側がゲートに接続されるように MOS 容量を並列に挿入しておけば MOS 容量の容量値が増加 (減少) するので、インピーダンスの増減を相殺することができる。

【0049】 このように、利得制御電圧の大きさに応じて容量が変化する電界効果型トランジスタのような高周波増幅回路に対しては、MOS 容量という簡単な構成の素子を用いるだけで入力インピーダンスの変化を相殺することができるという効果を奏する。

【図面の簡単な説明】

【図 1】 本発明の実施の一形態における高周波利得可変増幅器の構成を示すブロック図である。

【図 2】 図 1 の高周波利得可変増幅器の具体的な構成例を示す回路図である。

【図 3】 本発明の他の実施の形態において、図 1 の高周波利得可変増幅器の具体的な他の構成例を示す回路図である。

【図 4】 従来の高周波利得可変増幅器の構成を示す回路図である。

【図 5】 従来の他の高周波利得可変増幅器の構成を示す回路図である。

【符号の説明】

- 2 入力整合回路
- 3 可変容量 (インピーダンス調整素子)

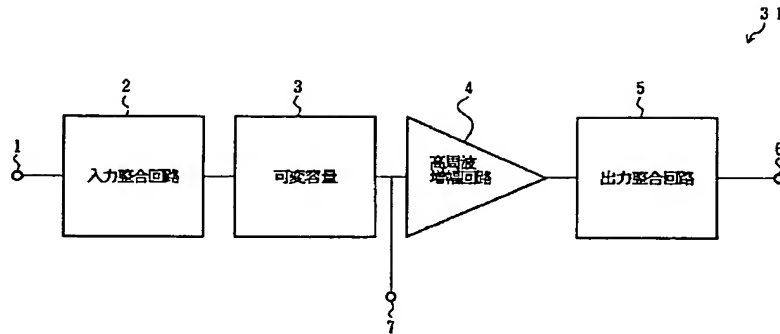
11

12

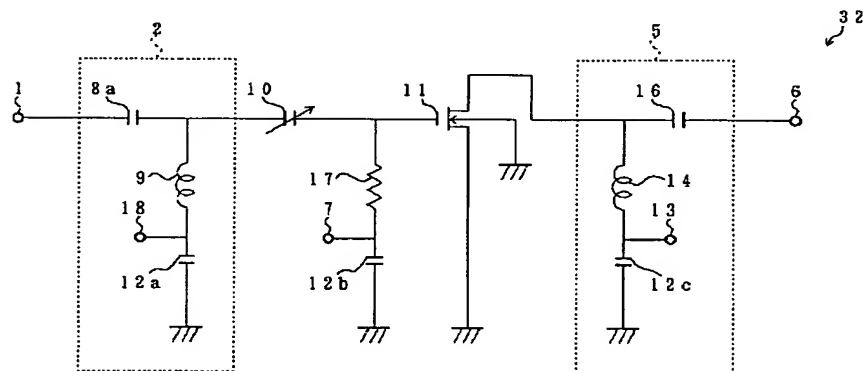
- 4 高周波増幅回路
 5 出力整合回路
 7 利得制御端子
 10 MOS容量（インピーダンス調整素子）

- 11 MOSFET（高周波増幅回路）
 31 高周波利得可変増幅器
 32 高周波利得可変増幅器
 33 高周波利得可変増幅器

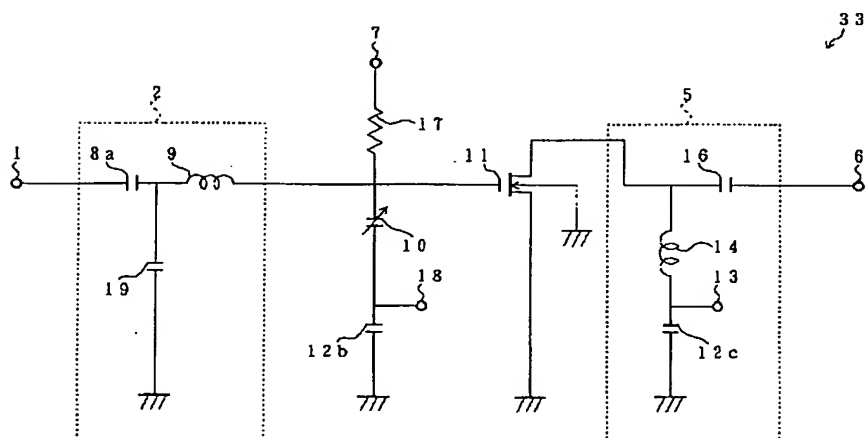
【図 1】



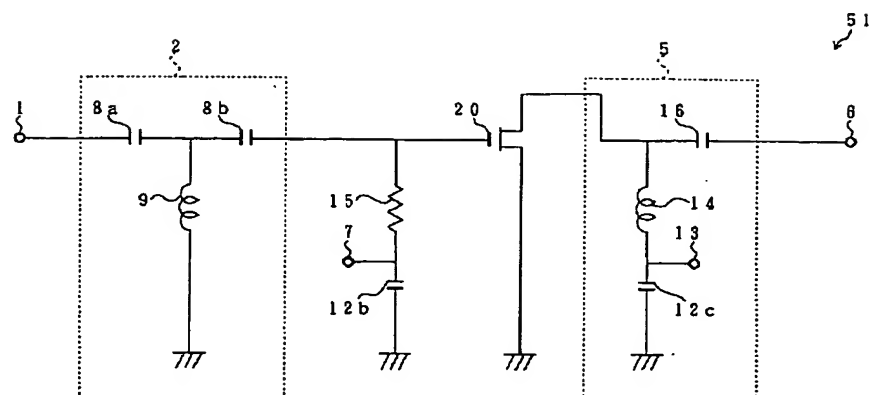
【図 2】



【図 3】



【図 4】



【図 5】

